

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Takahiro NAKAMOTO

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: FIELD EFFECT TRANSISTOR

REQUEST FOR PRIORITY

COMMISSIONER FOR PATENTS
ALEXANDRIA, VIRGINIA 22313

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number _____, filed _____, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date(s) of U.S. Provisional Application(s) is claimed pursuant to the provisions of 35 U.S.C. §119(e):
Application No. _____ Date Filed _____
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

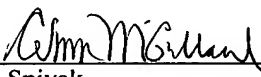
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
Japan	2003-121386	April 25, 2003

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. _____ filed _____
- ☐ were submitted to the International Bureau in PCT Application Number _____
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. _____ filed _____; and
- ☐ (B) Application Serial No.(s)
☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



Marvin J. Spivak
Registration No. 24,913

Customer Number

22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 05/03)

C. Irvin McClelland
Registration Number 21,124

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 4 月 2 5 日
Date of Application:

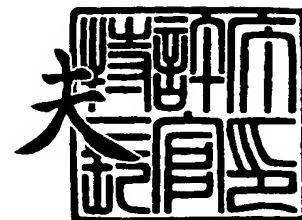
出 願 番 号 特 願 2 0 0 3 - 1 2 1 3 8 6
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 1 2 1 3 8 6]

出 願 人 三 菱 電 機 株 式 有 限 公 司
Applicant(s):

2 0 0 4 年 2 月 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 546115JP01

【提出日】 平成15年 4月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/0248

【発明者】

【住所又は居所】 東京都千代田区丸の内二丁目 2 番 3 号 三菱電機株式会社
社内

【氏名】 中本 隆博

【特許出願人】

【識別番号】 000006013

【氏名又は名称】 三菱電機株式会社

【代理人】

【識別番号】 100082175

【弁理士】

【氏名又は名称】 高田 守

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100066991

【弁理士】

【氏名又は名称】 葛野 信一

【電話番号】 03-5379-3088

【選任した代理人】

【識別番号】 100106150

【弁理士】

【氏名又は名称】 高橋 英樹

【電話番号】 03-5379-3088

【手数料の表示】

【予納台帳番号】 049397

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電界効果トランジスタ

【特許請求の範囲】

【請求項 1】 半絶縁性の半導体基板と、

この半導体基板上に配設された半導体層構造であって、上記半導体基板上にこの半導体基板側から順次配設されたノンドープの第 1 化合物半導体層、 $1 \times 10^{17} \text{ cm}^{-3}$ から $1 \times 10^{18} \text{ cm}^{-3}$ の不純物ドーピング濃度と 1 nm から 10 nm の層厚みとを有するとともに第 1 化合物半導体層の伝導帯下端のエネルギーレベル以下の伝導帯下端のエネルギーレベルを有する n 型の第 2 化合物半導体層、および第 2 化合物半導体層の伝導帯下端のエネルギーレベル未満の伝導帯下端のエネルギーレベルを有する n 型の第 3 化合物半導体層を有した半導体層構造と、

この半導体層構造上に配設されたゲート電極、このゲート電極を介して互いに対向し上記半導体層構造上に配設されたソース電極及びドレイン電極と、を備えた電界効果トランジスタ。

【請求項 2】 第 1 化合物半導体層を AlGaAs により、第 2 化合物半導体層を AlGaAs により、第 3 化合物半導体層を GaAs により形成したことを特徴とする請求項 1 記載の電界効果トランジスタ。

【請求項 3】 半導体層構造が第 3 化合物半導体層上に第 3 化合物半導体層の伝導帯下端のエネルギーレベルを越える伝導帯下端のエネルギーレベルを有する第 4 化合物半導体層をさらに備えたことを特徴とする請求項 1 または 2 記載の電界効果トランジスタ。

【請求項 4】 第 4 化合物半導体層を AlGaAs により形成したことを特徴とする請求項 3 記載の電界効果トランジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、電界効果トランジスタに係り、特に移動体通信基地局や人工衛星などの高出力用増幅器に使用される電界効果トランジスタに関するものである。

【0002】

【従来の技術】

最近の携帯端末機、例えば携帯電話の開発においては、単に小型軽量化のみならず、伝達される音声の音質などが重要なポイントとなっている。音質の向上には歪みの少ない信号を伝達することが必要である。このための一つの重要項目は、移動体通信基地局などの高出力電力増幅器において利得に加えて増幅特性の歪みの少ないことが重要である。同様に衛星通信などに用いる人工衛星搭載の高出力増幅器は、単に軽量で利得が大きいことだけではなく、その増幅特性において歪みの少ないことが要求されるようになっている。

【0003】

これらの高出力電力増幅器においては、その高速性と相俟って化合物半導体を用いた電界効果トランジスタが多く使用されている。例えばGaAsチャンネルを用いたMESFET (Metal Semiconductor FET) が広く用いられている。

GaAsを用いたMESFETの公知例としては、層厚が700nmのアンダープGaAs層の上に、層厚が200nmのアンダープAl_{0.3}Ga_{0.7}As層のバッファ層を設け、この上にリセスを有する層厚が50nmで、ドーピング濃度が $4 \times 10^{18} \text{ cm}^{-3}$ のSiドーピングのGaAsチャンネル層 (active layer) を有する積層構造を用い、ゲート長を40nm~300nmのMESFETを構成する例が記載されている。(例えば、非特許文献1 1048頁左欄 参照)

【0004】

【発明が解決しようとする課題】

従来のMESFETは、n-GaAsチャンネル層に密接して、n-GaAsチャンネル層よりも伝導体のエネルギーレベルの高いアンダープAlGaAs層のバッファ層を設けている。この構成により、一応n-GaAsチャンネル層中の電子がバッファ層に拡散することによってn-GaAsチャンネル層とバッファ層との界面付近における電子分布が拡がることを防ぎ、相互コンダクタンス (gm) やドレインコンダクタンス (gd) の劣化を防いでいる。

【0005】

しかしながら、この構成では $n\text{-GaAs}$ チャンネル層中の層の厚み方向の電子分布は単に平坦な分布を示すだけである。このために、ゲート電極に負電圧のバイアスを印加して $n\text{-GaAs}$ チャンネル層に空乏層を拡げる場合に、負電圧のバイアスの絶対値が小さい場合には、空乏層が比較的小さく電子の移動には特に問題はない。しかし負電圧のゲートバイアスの絶対値が大きくなってピンチオフ近傍になると、相互コンダクタンス (g_m) の線形性の劣化や、ドレインコンダクタンス (g_d) の劣化が発生するという問題点があった。

なお相互コンダクタンス (g_m) の線形性を確保するために、チャンネル層とバッファ層との境界近傍であってチャンネル層側の電子密度を高くすることが有効であることはすでに指摘されている。(非特許文献 2 6 0 2 頁左欄 参照)

【0 0 0 6】

【非特許文献 1】

James A. Adams et Al., "Short-Channel Effects and Drain-Induced Barrier Lowering in Nanometer -Scale GaAs MESFET's", IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 40, NO. 6, JUNE 1993, pp.1047-1052

【非特許文献 2】

R.E.WILLIAMS et Al., "Graded Channel FET's :Improved Linearity and Noise Figure", IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. ED-25, NO. 6, JUNE 1978, pp.600-605

【0 0 0 7】

この発明は上記の問題点を解消するためになされたもので、第 1 の目的は、ピンチオフ近傍となるゲートバイアスを印加した場合においても、相互コンダクタンス (g_m) の線形性の劣化が抑制され、またドレインコンダクタンス (g_d) の良好な電界効果トランジスタを構成することである。

【0 0 0 8】

【課題を解決するための手段】

この発明に係る電界効果トランジスタは、半絶縁性の半導体基板と、この半導体基板上に配設された半導体層構造であって、半導体基板上にこの半導体基板側から順次配設されたノンドープの第 1 化合物半導体層、 $1 \times 10^{17} \text{ cm}^{-3}$ か

ら $1 \times 10^{18} \text{ cm}^{-3}$ の不純物ドーピング濃度と 1 nm から 10 nm の層厚みとを有するとともに第 1 化合物半導体層の伝導帯下端のエネルギーレベル以下の伝導帯下端のエネルギーレベルを有する n 型の第 2 化合物半導体層、および第 2 化合物半導体層の伝導帯下端のエネルギーレベル未満の伝導帯下端のエネルギーレベルを有する n 型の第 3 化合物半導体層を有した半導体層構造と、この半導体層構造上に配設されたゲート電極、このゲート電極を介して互いに対向し半導体層構造上に配設されたソース電極及びドレイン電極と、を備えたもので、この構成により第 2 化合物半導体層が完全に空乏化され、第 2 化合物半導体層の電子が第 2 化合物半導体層と第 3 化合物半導体層との界面近傍であって第 3 化合物半導体層側に拡散し、第 3 化合物半導体層における第 2 化合物半導体層との界面近傍の電子濃度分布が高くなる。

【0009】

【発明の実施の形態】

以下の発明の実施の形態においては、電界効果トランジスタの一例として ME S F E T を用いて説明する。

実施の形態 1.

図 1 はこの発明の一実施の形態に係る電界効果トランジスタの断面図である。

図 1 において、この ME S T E T 10 は半絶縁性の半導体基板としての半絶縁性の G a A s 基板 12 を用いて、この G a A s 基板 12 上にノンドーパの第 1 化合物半導体層としてのノンドーパの A l G a A s のバッファ層 14 (以下、ノンドーパであることを“i-”、n 導電型であることを“n-”と表記する。)が配設されている。バッファ層 14 の層厚 T_b は $10 \sim 500 \text{ nm}$ 程度である。このバッファ層 14 の上に第 2 化合物半導体層としての n-A l G a A s からなる電子供給層 16 が配設されている。

【0010】

電子供給層 16 は、ドーピング不純物を S i とし、不純物ドーピング濃度 N_d は $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ (以下、例えば 1×10^{17} を $1 E 17$ と表記する。)、さらに望ましくは $1.5 E 17 \sim 5 E 17 \text{ cm}^{-3}$ とし、層厚 T_e を $1 \text{ nm} \sim 10 \text{ nm}$ 程度にしたものである。

この電子供給層 16 の上に、第 3 化合物半導体層としての $n\text{-GaAs}$ のチャンネル層 18 が配設されている。チャンネル層 18 は、層厚 T_c が $10 \sim 50 \text{ nm}$ 、ドーピング不純物を Si とし、不純物ドーピング濃度 N_{dc} は $5 \times 10^{16} \sim 1 \times 10^{18} \text{ cm}^{-3}$ 程度である。

【0011】

バッファ層 14 と電子供給層 16 とチャンネル層 18 に関して、バッファ層 14 の伝導帯下端のエネルギーレベルを $E_c(b)$ 、電子供給層 16 の伝導帯下端のエネルギーレベルを $E_c(e)$ 、チャンネル層 18 の伝導帯下端のエネルギーレベルを $E_c(c)$ とした場合、

$$E_c(b) \geq E_c(e) > E_c(c) \dots\dots (1)$$

の関係が必要である。

また電子供給層 16 は完全に空乏化されることが必要であり、不純物ドーピング濃度に関しては

$$N_{de} \geq N_{dc} \dots\dots (2)$$

であり、層厚に関しては、

$$T_b, T_c > T_e \dots\dots (3)$$

であることが必要である。

【0012】

またバッファ層 14 と電子供給層 16 とは、この実施の形態ではともに AlGaAs を用いているが、バッファ層 14 Al の組成比は電子供給層 16 の Al 組成比と同等であるか或いはそれより大きくされている。すなわちバッファ層 14 の伝導帯下端のエネルギーレベルは電子供給層 16 と同等か或いは大きく設定されている。

このバッファ層 14、電子供給層 16、及びチャンネル層 18 とから半導体構造としての半導体積層構造 20 が形成されている。

半導体積層構造 20 のチャンネル層 18 の表面上にゲート電極 22 がショットキ接合され、ゲート電極 22 を間に介在させてゲート電極の両側に、チャンネル層 18 の表面に配設したコンタクト層 24 を配設し、このコンタクト層 24 を介し半導体積層構造 20 のチャンネル層 18 の表面上にソース電極 26 及びドレイ

ン電極 28 がオーミック接合されている。

コンタクト層 24 はドーピング不純物を Si とし高濃度にドーピングした GaAs で形成されている。

【0013】

この MESFET 10 の製造方法の概略は次のとおりである。

半絶縁性の GaAs 基板 12 の上に、例えば MOCVD などにより、バッファ層 14 としての i-AlGaAs 層、電子供給層 16 としての n-AlGaAs 層、チャンネル層 18 としての n-GaAs 層を順次積層して半導体積層構造 20 を形成し、さらに半導体積層構造 20 の上にコンタクト層 24 としての n-GaAs 層を形成する。

次に、ゲート電極 22 を配設するためにチャンネル層 18 を露呈した開口を形成するために、コンタクト層 24 をエッチングする。

次いで、露呈した開口を介して、ゲート電極 22 をチャンネル層 18 の露呈面に蒸着し、次いでゲート電極 22 を介して互いに対向するようにコンタクト層 24 上にソース電極 26 及びドレイン電極 28 を形成する。

【0014】

図 2 はこの発明の一実施の形態に係る電界効果トランジスタの半導体積層構造における電子濃度分布のグラフである。

図 2 において、縦軸は電子濃度、横軸はゲート電極からの距離である。半導体積層構造 20 においては、チャンネル層 18 が電子供給層 16 を介してバッファ層 14 と隣接している。チャンネル層 18 は n-GaAs により形成され、この実施の形態では、バッファ層 14 は電子供給層 16 の Al 組成比と同等である Al 組成比の AlGaAs で形成されている。したがってチャンネル層 18 の伝導帯下端のエネルギーレベルは電子供給層 16 やバッファ層 14 の伝導帯下端のエネルギーレベルより低いために、バッファ層 14 の電子濃度は極めて小さく、チャンネル層 18 の電子濃度は所定の高さにほぼ均一に分布する。

【0015】

さらにチャンネル層 18 とバッファ層 14 とが電子供給層 16 を介してバッファ層 14 と隣接している。電子供給層 16 は、不純物ドーピング濃度 N_{de} を 1

$E17 \sim 1E18 \text{ cm}^{-3}$ とし、層厚 T_e を $1 \text{ nm} \sim 10 \text{ nm}$ 程度にしたものである。電子供給層16の電子はバンドギャップの小さい隣接するチャンネル層18に拡散し、この電子供給層16は完全に空乏化する。この結果、電子供給層16との界面近傍においてチャンネル層18の電子濃度が高くなる。この部分が図2のグラフにおいて円で囲んだA部である。

【0016】

このMESFET10を増幅回路として使用する場合には、例えばソース電極26を接地し、ソース電極26とドレイン電極28との間でドレイン電極28に負電圧のバイアスを印加し、ソース電極26とゲート電極22との間で、ゲート電極22に負電圧のバイアスを印加する。

このとき、ゲート電圧の絶対値が小さいときには、チャンネル層18に形成される空乏領域が小さいために、電子の移動は容易に行われる。しかし負電圧のゲートバイアスの絶対値が大きくなってピンチオフ近傍になると、チャンネルの隙間が狭くなる。

【0017】

従来のMESFETでは、バッファ層近傍のチャンネル層においてもチャンネル層の他の部分においても電子濃度が均一であるから、ピンチオフ近傍になると、相互コンダクタンス(g_m)の線形性の劣化や、ドレインコンダクタンス(g_d)の劣化が発生していた。

しかしこの発明に係るMESFET10においては、図2のA部に示すように、電子供給層16の電子がチャンネル層18に拡散するために、電子供給層16近傍のチャンネル層18の電子濃度が高められている。

【0018】

したがって、ピンチオフ近傍のバイアス電圧の領域においても、相互コンダクタンス(g_m)の線形性の劣化が抑制され、またドレインコンダクタンス(g_d)の良好な値を得ることができる。

延いては電子供給層16をチャンネル層18とバッファ層14との間に付加するという簡単な構成で、増幅特性がよく歪みの少ない高出力増幅器を安価に提供することができる。

【0019】

変形例 1

図3はこの発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。図3において、図1と同じ符号は同じものか相当のものである。また以下の各図においても同様である。

図3において、MESFET30が図1のMESFET10と相違するところは、MESFET30がMESFET10の $n\text{-GaAs}$ のチャンネル層18に替えて、 $n\text{-InGaAs}$ のチャンネル層32を使用したもので、他の構成は同じである。

【0020】

$n\text{-InGaAs}$ のチャンネル層32を使用した場合でも、チャンネル層32は、層厚 T_c が $10\sim 50\text{ nm}$ 、ドーピング不純物を Si とし、不純物ドーピング濃度は $5\text{ E }16\sim 1\text{ E }18\text{ cm}^{-3}$ 程度である。

このため、式(1)、式(2)、式(3)の関係が満足されている。

このMESFET30においては、チャンネル層32に使用した InGaAs は GaAs に比較して電子移動度が高くなる。したがってコンダクタンス(gm)が大きくなることにより、利得が大きくなる。

【0021】

変形例 2

図4はこの発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

図4において、MESFET36が図1のMESFET10と相違するところは、MESFET36が、電子供給層16の AlGaAs の Al 組成比 x を $x\geq 0.27$ とするとともに、MESFET10の $n\text{-GaAs}$ のチャンネル層18に替えて、 $n\text{-In}_{0.5}\text{Ga}_{0.5}\text{P}$ のチャンネル層38を使用したもので、他の構成は同じである。

【0022】

$n\text{-In}_{0.5}\text{Ga}_{0.5}\text{P}$ のチャンネル層38を使用した場合でも、チャンネル層38は、層厚 T_c が $10\sim 50\text{ nm}$ 、ドーピング不純物を Si とし、不純物ドー

ピング濃度は $5 \times 10^{16} \sim 1 \times 10^{18} \text{ cm}^{-3}$ 程度である。

また、電子供給層 16 は Al 組成比が少し変わるだけで、他の条件は同じである。Al 組成比を限定するのは、 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ との格子整合と式 (1) を考慮したためである。

このため、MESFET 36 の構成においても式 (1)、式 (2)、式 (3) の関係が満足されている。

MESFET 36 では、 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ はバンドギャップが大きく、臨界破壊耐圧が高くなるので、高電圧動作に適した電界効果トランジスタを構成することができる。

【0023】

変形例 3

図 5 はこの発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

図 5 において、MESFET 40 が図 1 の MESFET 10 と相違するところは、MESFET 40 が、バッファ層 14 の AlGaAs の Al 組成比 x を $x \geq 0.27$ とするとともに、MESFET 10 の $n\text{-AlGaAs}$ の電子供給層 16 に替えて、 $n\text{-In}_{0.5}\text{Ga}_{0.5}\text{P}$ の電子供給層 42 を使用したもので、他の構成は同じである。

【0024】

電子供給層 42 はドーピング不純物を Si とし、不純物ドーピング濃度 N_d は $1 \times 10^{17} \sim 1 \times 10^{18} \text{ cm}^{-3}$ 、さらに望ましくは $1.5 \times 10^{17} \sim 5 \times 10^{17}$ とし、層厚 T_e を $1 \text{ nm} \sim 10 \text{ nm}$ 程度にしたものである。

また、バッファ層 14 は Al 組成比が少し変わるだけで、他の条件は同じである。Al 組成比を限定するのは、 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ との格子整合と式 (1) を考慮したためである。

このため、MESFET 40 の構成においても式 (1)、式 (2)、式 (3) の関係が満足されている。

この MESFET 40 においては、電子供給層 42 に使用した $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ は DX センターがないので、電子の供給が安定し、動作時の不安定性がない。

したがって信頼性の高い電界効果トランジスタを構成することができる。

【0025】

変形例 4

図 6 はこの発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

図 6 において、MESFET 46 が図 1 の MESFET 10 と相違するところは、MESFET 46 が、MESFET 10 の $n\text{-AlGaAs}$ の電子供給層 16 に替えて、 $n\text{-In}_{0.52}\text{Al}_{0.48}\text{P}$ の電子供給層 48 を使用したもので、他の構成は同じである。

【0026】

電子供給層 48 はドーピング不純物を Si とし、不純物ドーピング濃度 N_d は $1\text{E}17 \sim 1\text{E}18 \text{ cm}^{-3}$ 、さらに望ましくは $1.5\text{E}17 \sim 5\text{E}17$ とし、層厚 T_e を $1\text{ nm} \sim 10\text{ nm}$ 程度にしたものである。

このため、MESFET 46 の構成においても式 (1)、式 (2)、式 (3) の関係が満足されている。

この MESFET 46 においては、電子供給層 48 に使用した $\text{In}_{0.52}\text{Al}_{0.48}\text{P}$ は、 $\text{In}_{0.5}\text{Ga}_{0.5}\text{P}$ と同様に DX センターがないので、電子の供給が安定し動作時の不安定性がない。したがって信頼性の高い電界効果トランジスタを構成することができる。

【0027】

実施の形態 2.

図 7 はこの発明の一実施の形態に係る電界効果トランジスタの断面図である。

図 7 において、MESFET 50 が図 1 の MESFET 10 と相違するところは、MESFET 50 が MESFET 10 の半導体積層構造 20 のチャンネル層 18 の上にさらに第 4 化合物半導体層としての $n\text{-AlGaAs}$ 層 52 を加えて半導体積層構造 20 としたものである。

この $n\text{-AlGaAs}$ 層 52 は必ずしも n 導電型である必要はなくノンドープの AlGaAs 層でもかまわない。

そしてゲート電極 22 は $n\text{-AlGaAs}$ 層 52 の表面上にショットキ接合さ

れている。ソース電極 26 及びドレイン電極 28 は、 $n\text{-AlGaAs}$ 層 52 の表面に配設されたこのコンタクト層 24 上にゲート電極の両側に対向して配設され、コンタクト層 24 の表面上にオーミック接合されている。

【0028】

この MESFET 50 の製造方法の大略は MESFET 10 と同じであるが、半導体積層構造 20 を形成するときに、チャンネル層 18 としての $n\text{-GaAs}$ 層の上にさらに $n\text{-AlGaAs}$ 層 52 を形成する。そしてコンタクト層 24 のエッチングに際しては、 $n\text{-AlGaAs}$ 層 52 をエッチングストップ層として使用することが相違している。

図 8 はこの発明の一実施の形態に係る電界効果トランジスタの半導体積層構造における電子濃度分布のグラフである。

【0029】

この実施の形態の MESFET 50 においても実施の形態 1 の MESFET 10 と、バッファ層 14、電子供給層 16、及びチャンネル層 18 の構成は同じであるので、電子供給層 16 との界面近傍においてチャンネル層 18 の電子濃度が高くなることは同様である。この部分が図 8 のグラフにおいて円で囲んだ A 部である。

したがってこの MESFET 50 においては、実施の形態 1 の MESFET 10 が有する効果と同じ効果を有している。さらにゲート電極 22 が $n\text{-AlGaAs}$ 層 52 に配設されているために、ゲート電極 22 がチャンネル層 18 の $n\text{-GaAs}$ 層に配設されている場合に比べてショットキバリアが高くなる。延いては逆方向耐圧の高い電界効果トランジスタを構成することができる。

【0030】

以上の説明において、 n 型のドーピング不純物として Si を使用しているが、このほかに Se などでも良い。

またチャンネル層にリセス構造を有しない電界効果トランジスタについて説明したが、リセス構造を有する電界効果トランジスタなど他の型式の電界効果トランジスタにおいても同様の効果を有する。

【0031】

【発明の効果】

この発明に係る電界効果トランジスタは以上に説明したような構成を備えているので、以下のような効果を有する。

この発明に係る電界効果トランジスタにおいては、半絶縁性の半導体基板と、この半導体基板上に配設された半導体層構造であって、半導体基板上にこの半導体基板側から順次配設されたノンドープの第1化合物半導体層、 $1 \times 10^{17} \text{ cm}^{-3}$ から $1 \times 10^{18} \text{ cm}^{-3}$ の不純物ドーピング濃度と1 nmから10 nmの層厚みとを有するとともに第1化合物半導体層の伝導帯下端のエネルギーレベル以下の伝導帯下端のエネルギーレベルを有するn型の第2化合物半導体層、および第2化合物半導体層の伝導帯下端のエネルギーレベル未満の伝導帯下端のエネルギーレベルを有するn型の第3化合物半導体層を有した半導体層構造と、この半導体層構造上に配設されたゲート電極、このゲート電極を介して互いに対向し半導体層構造上に配設されたソース電極及びドレイン電極と、を備えたもので、この構成により第2化合物半導体層が完全に空乏化され、第2化合物半導体層の電子が第2化合物半導体層と第3化合物半導体層との界面近傍であって第3化合物半導体層側に拡散し、第3化合物半導体層における第2化合物半導体層との界面近傍の電子濃度分布が高くなる。

【0032】

このため負電圧のゲートバイアスの絶対値が大きくなってピンチオフ近傍のバイアス電圧の領域においても、相互コンダクタンス (g_m) の線形性の劣化が抑制され、またドレインコンダクタンス (g_d) の良好な値を得ることができる。

延いては電子供給層をバッファ層とチャンネル層との間に介在させるという簡単な構成で、増幅特性がよく歪みの少ない高出力増幅器を安価に提供することができる。

【図面の簡単な説明】

【図1】 この発明の一実施の形態に係る電界効果トランジスタの断面図である。

【図2】 この発明の一実施の形態に係る電界効果トランジスタの半導体積層構造における電子濃度分布のグラフである。

【図 3】 この発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

【図 4】 この発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

【図 5】 この発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

【図 6】 この発明に係る一実施の形態の一変形例である電界効果トランジスタの断面図である。

【図 7】 この発明の一実施の形態に係る電界効果トランジスタの断面図である。

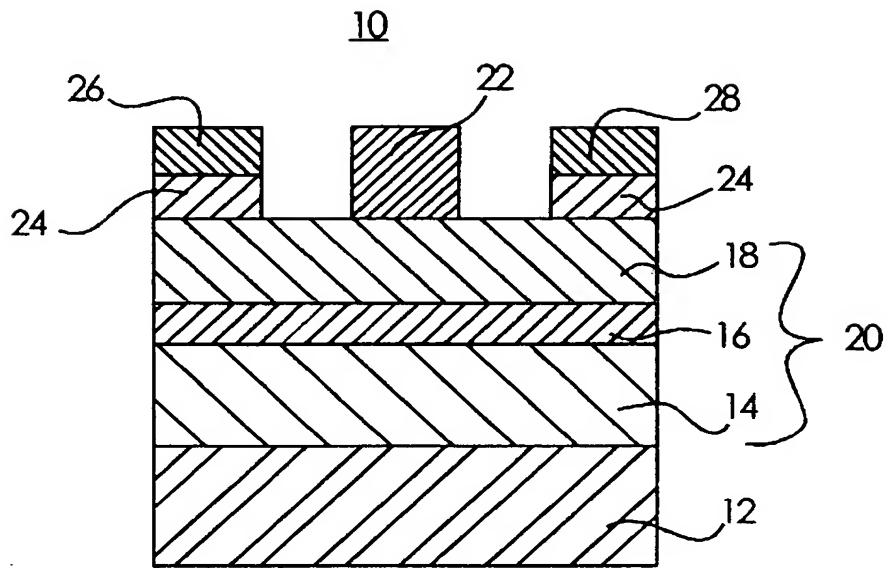
【図 8】 この発明の一実施の形態に係る電界効果トランジスタの半導体積層構造における電子濃度分布のグラフである。

【符号の説明】

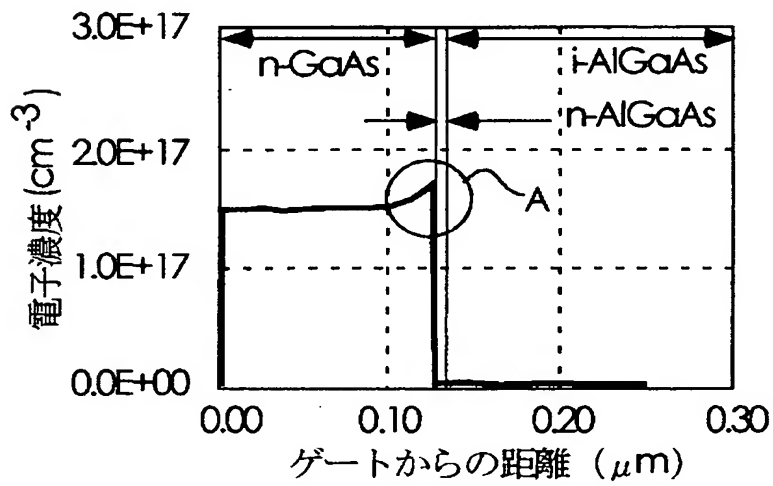
1 2 GaAs 基板、 2 0 半導体積層構造、 1 4 バッファ層、
1 6 電子供給層、 1 8 チャンネル層、 2 2 ゲート電極、 2
6 ソース電極、 2 8 ドレイン電極、 5 2 n-AlGaAs 層。

【書類名】 図面

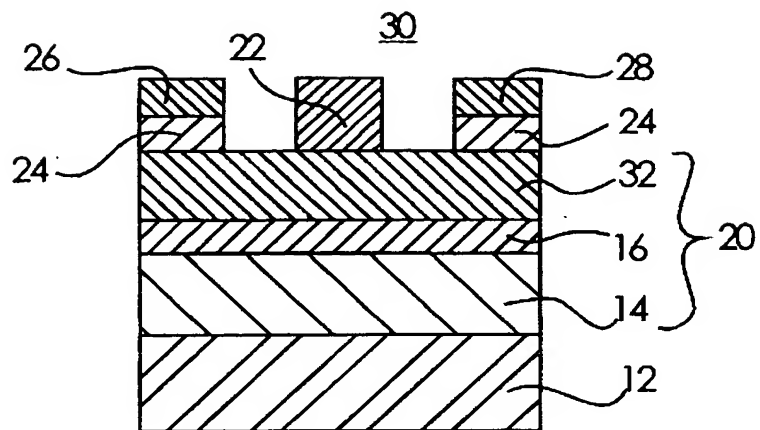
【図 1】



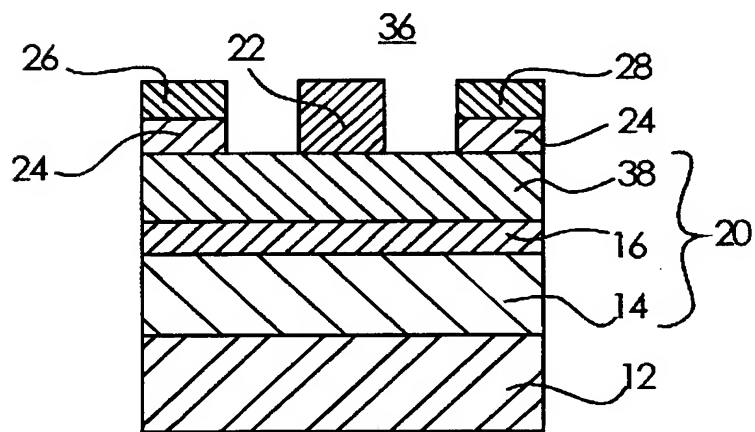
【図 2】



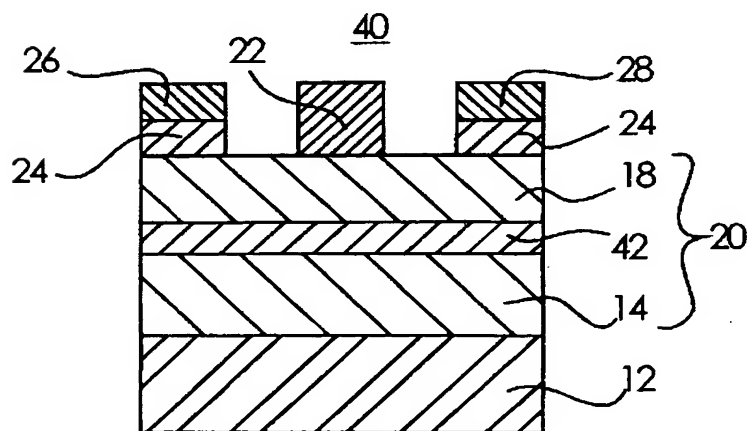
【図 3】



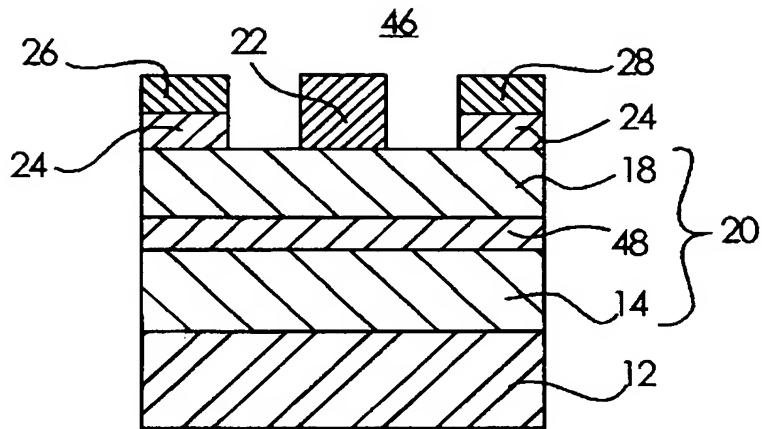
【図 4】



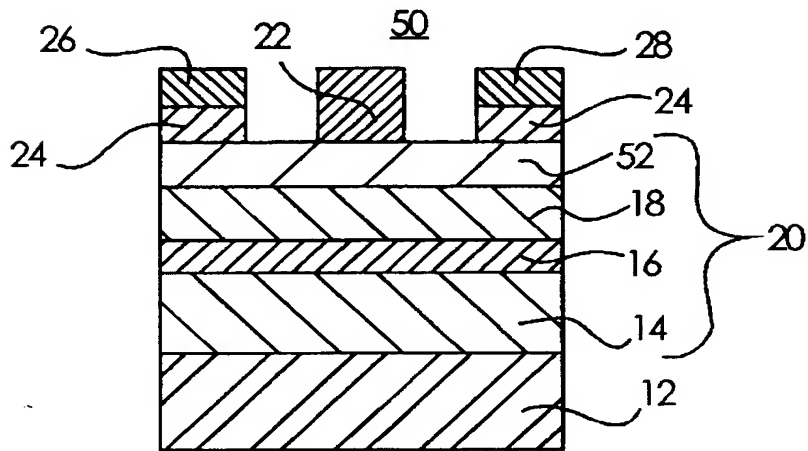
【図 5】



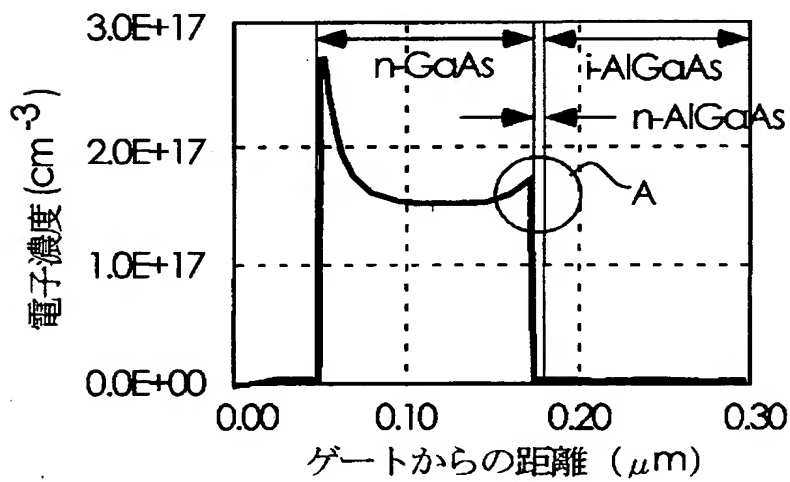
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 ピンチオフ近傍となるゲートバイアスの範囲において、MESFETの相互コンダクタンス (g_m) の線形性の劣化や、ドレインコンダクタンス (g_d) の劣化を抑制する。

【解決手段】 半絶縁性のGaAs基板12上に、GaAs基板12側から順次i-AlGaAsバッファ層14、 $1 \times 10^{17} \text{ cm}^{-3}$ から $1 \times 10^{18} \text{ cm}^{-3}$ の不純物ドーピング濃度と1nmから10nmの層厚みとを有するn-AlGaAs電子供給層16、およびn-GaAsチャンネル層18を有する半導体層構造20を配設し、このn-GaAsチャンネル層18の上にゲート電極22を設け、このゲート電極22を介して互いに対向するソース電極26及びドレイン電極28を備えたMESFETを構成する。

【選択図】 図1

特願 2 0 0 3 - 1 2 1 3 8 6

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 6 0 1 3]

1. 変更年月日 1 9 9 0 年 8 月 2 4 日

[変更理由] 新規登録

住 所 東京都千代田区丸の内 2 丁目 2 番 3 号

氏 名 三菱電機株式会社